

Mikrosirut: Valmistus ja digitaalinen laskenta

Tietotekniikka
Tietotekniikan laitos, Teknillinen tiedekunta
Kandidaatintutkielma

Laatija:
Samuel Kurhela

Huhtikuu 2026

Kandidaatintutkielma
Tietotekniikan laitos, Teknillinen tiedekunta
Turun yliopisto

Tutkinto-ohjelma: Tietotekniikka

Tekijä: Samuel Kurhela

Otsikko: Mikrosirut: Valmistus ja digitaalinen laskenta

Sivumäärä: 24 sivua, 0 liitesivua

Päivämäärä: Huhtikuu 2026

Tämä kandidaatintutkielma tarkastelee mikrosirujen valmistusprosessia, fyysistä rakennetta ja sen mahdollistamaa digitaalista laskentaa. Nykymaailmassa mikrosirut ovat geopolitiittisen vallan ja teknologisen kehityksen keskiössä, ja niiden valmistus vaatii todella monimutkaisia globaaleja arvoketjuja sekä pitkälle vietyä laboratoriotekniikkaa. Tutkimuksen kohteena on mikrosirut ja tavoitteena oli selvittää, miten ne valmistetaan ja kuinka niiden transistoritason rakenne kytkeytyy tietokoneen binääriaritmetiikkaan.

Tutkimus toteutettiin kirjallisuuskatsauksena hyödyntäen tieteellisiä hakukantoja, Turun yliopiston Volteria ja Google Scholaria. Tärkeimpinä lähdeoteoksina olivat Chris Millerin historiallistekninen analyysi Chip War sekä D. M. Harrisin ja S. L. Harrisin digitaalitekniikan perusteos Digital Design and Computer Architecture.

Tutkielmassa kuvataan mikrosirujen arvoketjun vaiheet aina kehitys- ja tutkimustyöstä mikrosirujen jakeluun asti ja analysoidaan transistoritekniologioiden kehitystä MOSFET- ja FinFET-rakenteista kohti GAAFET-rakennetta. Tulokset osoittavat, että yksittäiset transistorit muodostavat CMOS-logiikan avulla loogisia portteja, joita yhdistämällä rakentuu prosessorin laskennan ydin, aritmeettislooginen yksikkö. Johtopäätöksenä voidaan todeta, että mikrosirujen suorituskyky perustuu sekä fyysiseen transistorien pienentämiseen että älykkäisiin arkkitehtuuriratkaisuihin. Lisäksi mikrosirujen valmistus vaatii kalliin, yksityiskohtaisen ja maailmanlaajuisen valmistusprosessin.

Asiasanat: puolijohteet, mikrosirut, transistorit, digitaalitekniikka, litografia, digitaalinen teknologia

Sisällysluettelo

1	Johdanto	1
1.1	Tutkimuskysymykset.....	1
1.2	Metodologia.....	2
2	Mikrosirujen valmistaminen	4
2.1	Mikrosirun globaali arvoketju.....	5
2.2	Mikrosirun valmistaminen laboratoriossa.....	7
3	Mikrosirujen rakenne ja toimintaperiaate	11
3.1	Transistoreista mikrosiruiksi.....	13
3.2	Digitaalinen laskenta mikrosirussa.....	18
4	Yhteenveto	23
	Lähdeluettelo	24

Sanasto

Mikrosiru (myös “mikropiiri” tai “puolijohde” tai ”siru”): pieni pala puolijohdemateriaalia, usein piitä, johon on kaiverrettu miljoonia tai nykyään jopa miljardeja transistoreita.

Transistori: pikkuruinen sähköinen “vipu”, joka kytkeytyy päälle (1) tai pois (0) tuottaen numeroita 1 ja 0, joihin koko digitaalinen laskenta perustuu.

Piikiekkko: pyöreä pala puhdasta piitä, yleensä 20 tai 30 senttimetriä halkaisijaltaan, joista mikrosirut kaiverretaan.

Optinen litografia (myös ”litografia”): Prosessi, jonka yhteydessä valoa tai ultravioletivaloa säteillään kuvioidun maskin lävitse. Tämän seurauksena valo reagoi valoresisti-kemikaalien kanssa kaivertaan piikiekkoon kuvioita.

Arvoketju: kuvaa hyödykkeen (tässä tutkimuksessa mikrosirun) vaiheittaista jalostusta raaka-aineista valmiiksi tuotteeksi.

1 Johdanto

Nykyaikaista yhteiskuntaa on vaikeaa kuvitella ilman mikrosiruja. Vaikka tietotekniikan lopputuotteet, kuten älypuhelimet ja tietokoneet saavat usein kaiken huomion, niiden ytimenä toimivat piisirut ovat todellinen modernin aikakauden rakennusaine. Näihin piikiekkoihin on nykyään kaiverrettu miljardeja transistoreita, ja ne muodostavat perustan jokaiselle tietotekniikan komponentille. Mikrosirut eivät pyöritä ainoastaan kulutuselektroniikkaa, vaan ne hallitsevat kaikkea pörssiakaupasta autoihin ja kriittiseen sähköverkkoon. [1]

Mikrosirujen tärkeys on korostunut entisestään tekoälyn nopean kehityksen myötä ja se luo valtavaa kysyntää yhä tehokkaammille ja pienemmille siruille. Samalla sirujen valmistuksesta on tullut teknisesti niin vaativaa, että vain harvat yritykset maailmassa pystyvät tuottamaan kehittyneimpiä komponentteja. Taiwanilainen TSMC on noussut kärkipaikalle mikrosirujen tuotannossa, mutta sekin on riippuvainen globaalista ja haavoittuvasta arvoketjusta, joka kattaa suunnitteluohjelmistot, materiaalit ja tuotantovälineet [1], [2]. Tämä tuotannon keskittyminen ja ulkoistaminen on luonut geopoliittisia jännitteitä, ja suurvallat kilpailevat nyt kiivaasti omavaraisuudesta ja teknologisesta johtoasemasta [1], [3].

Tämän tutkielman motivaationa on avata mikrosirujen maailmaa yleistietoa syvemmältä, sillä nykyään käytetään tietoteknisiä laitteita päivittäin. Mikrosiruja on kaikkialla, mutta niiden konkreettinen valmistusprosessi ja se, miten fyysiset rakenteet muuttuvat loogiseksi laskennaksi, on suurimmalle osalle tietotekniikan käyttäjistä tuntematon "musta laatikko". Työn tavoitteena on selittää mikrosirujen koko matka piikiekosta aritmeettisloogiseen yksikköön, sekä havainnollistaa sen toteuttamaa monimutkaista laskentaa. Tutkielmassa pyritään vastaamaan siihen, miten fysiikan asettamat rajoitteet kohtaavat insinööriyön innovaatiot nanometriämittakaavassa.

Tutkielman rakenne noudattaa teknistä ja loogista etenemisjärjestystä. Luvussa 2 tarkastellaan mikrosirujen valmistamista, sekä globaalin arvoketjun, että laboratorioprosessin näkökulmasta. Luvussa 3 syvennyttään mikrosirujen rakenteeseen ja toimintaperiaatteisiin. Luku 4 kokoaa yhteen työn keskeisimmät havainnot ja vastaa asetettuihin tutkimuskysymyksiin.

1.1 Tutkimuskysymykset

Tähän tutkimukseen valitut tutkimuskysymykset ovat seuraavat:

TK1: Miten mikrosirut valmistetaan?

Aluksi tarkastellaan mikrosirujen globaalia arvoketjua, mikä on kiinnostavaa erityisesti sen maailmanlaajuisen levittäytymisen takia. Arvoketjuun liittyy paljon historiallista rahoitusta ja maailmanpolitiikkaa. Tämän jälkeen tarkennetaan arvoketjun osaan, jossa mikrosirut valmistetaan, eli

valmistuslaboratorioihin ja käydään läpi mikrosirun valmistukseen liittyvää fysiikkaa ja teknisiä ratkaisuja.

TK2: Miten mikrosirun fyysinen rakenne mahdollistaa digitaalisen laskennan?

Toisen tutkimuskysymyksen avulla käydään läpi mikrosirun rakenne. Tämän avulla pystytään myös havainnollistamaan valmistusprosessissa tehtäviä toimenpiteitä. Tarkennettuna käydään läpi käytetyimpien transistorien perusrakennetta ja fysiikkaa. Lisäksi laajennetaan tarkastelua loogiin portteihin ja lopuksi niistä koottavaan aritmeettisloogiseen yksikköön, sekä sen suorittamaan laskentaan.

1.2 Metodologia

Tämä tutkimus tehtiin kirjallisuuskatsauksena. Chris Millerin teos *Chip War* herätti mielenkiinnon aiheeseen ja se valittiin tutkimusaineistoksi jo ennen hakukantoihin perehtymistä.

Hakusanat tutkimuskysymyksille olivat erilaiset, joten aluksi haettiin ensimmäiseen tutkimuskysymykseen tieteellistä materiaalia. Ensimmäisenä hakukantana käytettiin Turun yliopiston kirjaston Volteria. Hakusanalla (**microchip OR semiconductor**) AND (**manufactur* OR fabricat***) AND (**process OR procession OR procedure OR proceeding OR operation**) etsittiin papereita, jotka rajattiin vielä kirjoihin, lehtiin ja opinnäytteisiin. Näitä löytyi yhteensä 269 kappaletta. Otsikoiden ja kuvausten jälkeen alustavasti tutkimuksessa käytettäviksi materiaaliksi karsiutui 11 kappaletta, joista kaikki olivat kirjoja. Tämän lisäksi Google Scholarista haettiin samalla hakusanalla (**microchip OR semiconductor**) AND (**manufactur* OR fabricat***) AND (**process OR procession OR procedure OR proceeding OR operation**) tieteellistä materiaalia, jotka rajattiin vuodesta 2020 eteenpäin. Tuloksia tuli yhteensä 16 700, mutta läpi käytiin vain 200 ensimmäistä. Näistä papereista karsittiin käyttöön 4 kappaletta. Volterista ja Google Scholarista löydettiin yhteensä 15 tieteellistä paperia ensimmäisen tutkimuskysymyksen käsittelyyn. Kirjoitusprosessin aikana papereihin syventyminen karsi pois niistä yli puolet ja lopulta ensimmäisen tutkimuskysymyksen käsittelyyn valikoitui 6 aineistoa.

Toiseen tutkimuskysymykseen haettiin tieteellisiä papereita ensin Turun yliopiston kirjaston Volterista. Hakusanalla (**microchip OR semiconductor OR "silicon chip"**) AND (**structure OR architecture OR mechanics OR design**) etsittiin materiaalia, jotka rajattiin kirjoihin, lehtiin ja opinnäytteisiin. Papereita löytyi yhteensä 1040 kappaletta. Näistä käytiin läpi 100 ensimmäistä, joista valikoitui 8 tutkimuksessa alustavasti hyödynnettäviksi. Lisäksi haettiin vielä tarkemmin hakusanalla (**microchip OR "silicon chip"**) AND (**structure OR design**), jonka avulla löydettiin 48 paperia. Näistä käytettäviksi valikoitui 3. Kirjoitusprosessin aikana näihin papereihin syventyminen karsi yhden pois ja lopulta toisen tutkimuskysymyksen käsittelyyn valikoitui 2 aineistoa. Aiheeseen syventyminen auttoi tekemään loppupuolella tarkempia hakuja tietokantoihin. Viimeiset kuusi aineistoa lähdeluettelossa haettiin käyttämällä tarkkoja aiheeseen liittyviä hakulauseita Turun yliopiston Volteriin. Kaikki näistä

aineistoista ovat toiseen tutkimuskysymykseen. Hakulauseina olivat järjestyksessä lähdeluettelon aineistoihin nähden **GAAFET transistor future**, **CMOS VLSI Design**, **ALU Full Adder**, **digital design** ja **Computer Architechture**. Tutkimusartikkelien haun ja kirjoitelman etenemisen jälkeen tutkielmaan sisältyi yhteensä 15 aineistoa.

2 Mikrosirujen valmistaminen

Mikrosiru tai mikropiiri on elektroninen puolijohdekomponentti. Yleisiä esimerkkejä mikropiireistä ovat mikroprosessorit, sovelluskohtaiset mikropiirit ja elektroniset muistit. Mikroprosessori on tietokoneen tai serverin keskusyksikkö, sovelluskohtaisia mikropiirejä ovat esimerkiksi älypuhelimiin suoraan valmistettavat sirut. Elektronisiin muisteihin lasketaan kännykän tai tietokoneen pitkäaikainen muisti, sekä lyhytaikainen muisti. Näin ollen koko digitaalinen maailma perustuu mikrosiruihin.

Vuonna 1961, vain muutama vuosi mikrosirun keksimisestä, San Franciscossa sijaitseva Fairchild Semiconductor julkisti uuden mikrosirun. Tähän piikiekkoon oli upotettu 4 transistoria ja sitä kutsuttiin nimellä Micrologic. Pian yhtiö keksi uusia tapoja upottaa lisää transistoreita yhteen siruun, ensin 12 ja myöhemmin 100. Kuusikymmentä vuotta Micrologic-sirun valmistamisesta vuonna 2021 kärkikastin mikrosiruun oli upotettu jopa 11,8 miljardia transistoria [1]. Pienimpien mikropiirien rakenteiden, kuten transistorien koko oli 1960-luvulla 50 mikrometriä, kun vuonna 2010 ne oltiin pienennetty jo 32 nanometriin [4]. Vuoteen 2023 mennessä pienimmät rakenteet olivat vain 3 nanometriä ja tulevaisuudessa niiden odotetaan pienenevän edelleen [2].

Tällä hetkellä yksikään valtio tai yritys ei kykene tuottamaan kärkikastin mikrosirua yksin. Kaikki ovat riippuvaisia ulkomailta tulevista teknologioista tai materiaaleista ja maailmanlaajuisesta tuotantoketjusta. Suurin osa yrityksistä ei kuitenkaan halua valmistuslaboratorioita, joissa mikrosirujen valmistukseen kuluu valtavia määriä rahaa ja aikaa. 1980-luvun lopulta lähtien, monet puolijohdeyritykset ovat siirtyneet pois valmistuslaboratorioista ja ulkoistaneet prosessin esimerkiksi Taiwaniin. Tästä syystä jako suunnittelun ja piilevyjen tuotannon välillä on vain suurentunut, mikä ruokkii globaalia tuotantoketjua ja riippuvuuksia muista valtioista tai yrityksistä. [2]

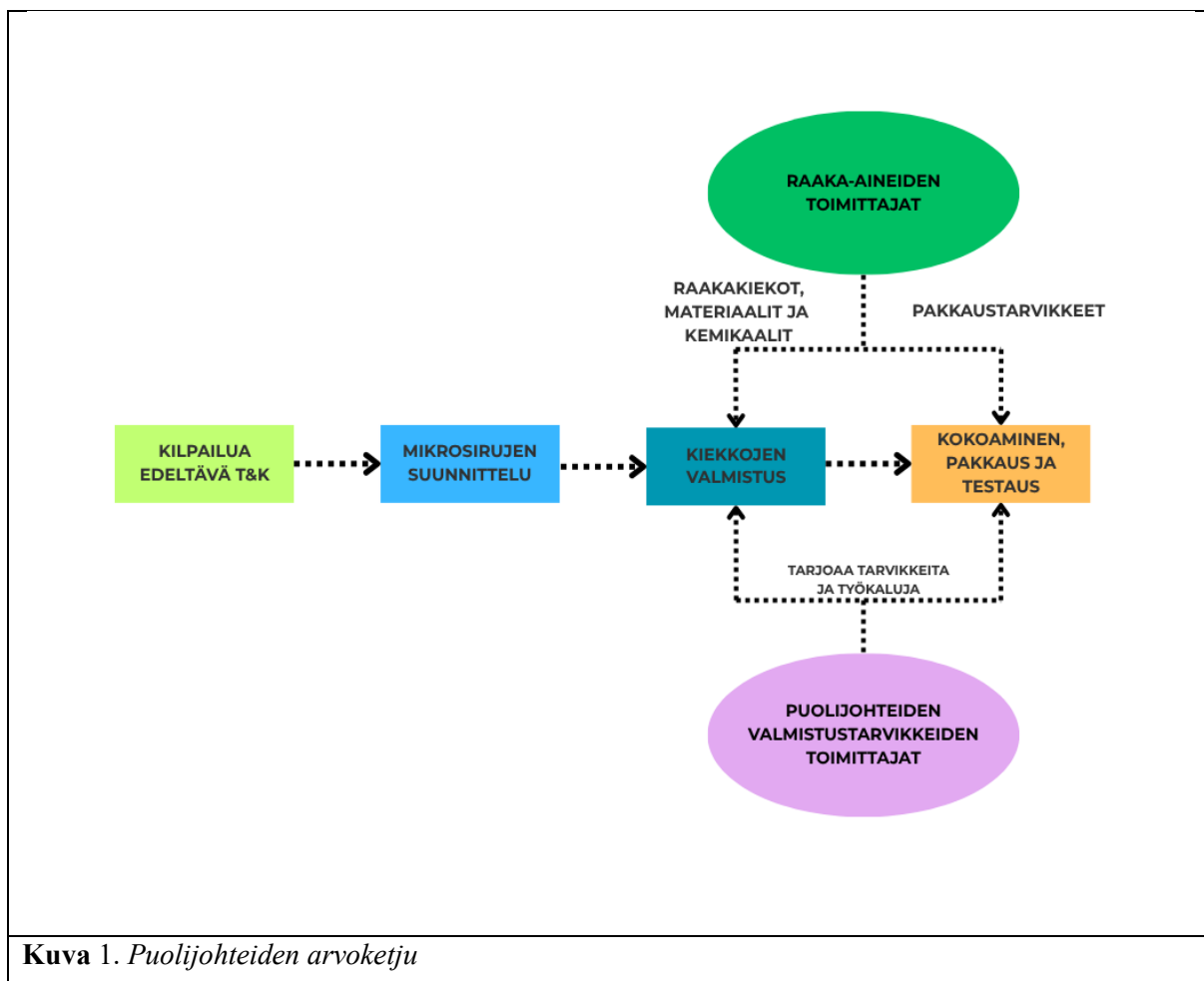
Mikrosiruilla on suuri vaikutus myös maailmanpolitiikkaan. Taiwan Semiconductor Manufacturing Company Limited (TSMC) on maailman parhaiden sirujen valmistaja. Sen suurimmat tuotantolaboratoriot sijaitsevat Taiwanissa, joka sijaitsee lähellä Kiinaa. Mikrosiruteollisuus perustettiin Taiwaniin Yhdysvaltojen avulla. Tehokkaammat mikrosirut omaava valtio pystyy valmistamaan tehokkaampia aseita, joten Yhdysvallat on asettanut rajoitteita Kiinaan myytäviin siruihin ja TSMC ei saa myydä esimerkiksi Huaweiille kärkikastin mikrosiruja ilman erillistä sopimusta. Tämä kauppasota on kylmentänyt Kiinan ja Yhdysvaltojen välejä entisestään. Kiina on luonut pelotteita ja pitänyt sotaharjoituksia Taiwanin lähellä ja antanut merkkejä siitä, että voisi hyökätä saarelle. Jos TSMC:in laboratoriot kokevat pienenkin takaiskun koko maailman mikrosiruteollisuus kokee suuremman takaiskun. Tästä syystä uskotaan, että Kiina ei halua hyökätä Taiwaniin. [1]

2.1 Mikrosirun globaali arvoketju

Tässä luvussa tarkoituksena on kuvailla koko valmistusprosessi mikrosirun suunnittelusta, valmiin tuotteen testaamiseen. Ensin käydään läpi maailmanlaajuinen arvoketju, minkä jälkeen keskitytään pienempiin ja tarkempiin valmistusmenetelmiin laboratoriossa. Monet eri puolijohdeyhtiöt ympäri maailmaa suorittavat yhdessä tarvittavat tehtävät lopputuotteen saamiseksi. Ensin mikrosirut suunnitellaan, sitten piikiekoista valmistetaan siruja laboratoriossa, jonka jälkeen ne kootaan, pakataan ja testataan. [2]

Massiiviset innovaatiot puolijohdeteknologiassa ovat ajaneet kärkeen mikrosirujen suunnittelun ja valmistuksen todella suuriin kustannuksiin. Puolijohdeiden globaalissa arvoketjussa eri osa-alueilla on vain muutama johtava yritys, jotka dominoivat tiettyä ketjun osaa. Esimerkiksi mikrosirun suunnitteluohjelmistoissa amerikkalaisilla yhtiöillä on lähes monopolistinen rooli, kun taas pieni ryhmä todella erikoistuneita yhtiöitä dominoivat laitevalmistusta. Näitä laitteita käytetään laboratorioissa myöhemmin mikrosirujen valmistamiseen, esimerkiksi Taiwanissa. Tästä syystä mikään kansantalous ei kykene täyteen omavaraisuuteen sirujen valmistamisessa. [2]

Globaali arvoketju on havainnollistettu kuvassa 1. Seuraavaksi käydään eri osa-alueet yksitellen läpi:



Kuva 1. Puolijohdeiden arvoketju

Kilpailua edeltävä tutkimus ja kehittämistoiminta (T&K)

Tämä tutkimus pyrkii ymmärtämään prosesseja, jotka muodostavat perustan mikrosirujen suunnittelulle ja valmistusteknologialle. Hallituksilla on usein tärkeä rooli mikrosirujen tutkimuksen edistämiseksi. Yhdysvalloissa on syntynyt useita merkittäviä läpimurtoja liittovaltion rahoittamien tutkimusohjelmien kautta. Esimerkiksi äärimmäisen ultraviolettivaloteknologian (eng. Extreme UltraViolet, EUV) pohja, joka on nykyään välttämätön 10 nanometrin tai pienempien rakenteiden valmistamisessa, luotiin 1990-luvulla Yhdysvaltain energiaministeriön rahoittamassa National Extreme Ultraviolet Lithography Program (NEUVLP) -ohjelmassa. [2]

Maailmanlaajuisesti puolijohdeteollisuus käytti 64,6 miljardia dollaria tutkimukseen ja kehittämistoimintaan vuonna 2018. Nykyään suurin osa sijoitetusta rahasta tulee yksityiseltä sektorilta, eli puolijohdeteollisuudelta itsestään. [3]

Mikrosirujen suunnittelu

Suunnittelu vaatii todella paljon tietoa ja erityisosaamista. 53 % kaikista tutkimuksen ja kehittämistoiminnan kustannuksista kului suunnitteluun vuonna 2019. Suunnitteluun osallistuvat yritykset jaotellaan mikrosirut itse valmistaviin, valmistamisen ulkoistaneisiin ja uusiin toimijoihin. Yhdysvallat johtaa mikrosirujen suunnittelussa, halliten 68 % markkinaosuudesta valmistuksen ulkoistaneista yrityksistä vuonna 2021, kun taas Taiwan toiseksi suurimpana hallitsi 21 % markkinaosuudesta. Huippuluokan sirujen, kuten edistyneiden prosessorien tai järjestelmäpiirien suunnittelu vaatii vuosien työn sadoilta insinööreiltä ja on erittäin kallista. Pelkästään suunnittelun kustannukset 5 nanometrin rakenteilla tehdyille sirulle ylittivät 540 miljoonaa dollaria vuonna 2020. Suunnittelukustannuksien tasaamiseksi useimmat yritykset keskittyvät yleiskäyttöisten sirujen suunnitteluun, jotka ovat kriittisiä loppumarkkinoiden ICT-laitteissa, kuten tietokoneissa, älypuhelimissa ja tekoälypalvelimissä. [2]

Suunnitteluun sisältyy rakennusselitys, looginen suunnittelu, fyysinen suunnittelu sekä validointi ja verifiointi. Rakennusselitys määrittelee miten sirun tulisi toimia järjestelmässä, johon se asennetaan. Looginen suunnittelu luo kaaviomaisen mallin toisiinsa kytketyistä sähkökomponenteista. Fyysinen suunnittelu muuntaa tämän mallin sähkökomponentit ja niiden kytkennät fyysiseksi aseteluksi. Validointi ja verifiointi varmistavat, että suunnittelun perusteella valmistetut sirut toimivat odotetusti. [3]

Kiekkojen valmistus

Tämä alkupään (front-end) siruvalmistus on yksi koko arvoketjun kriittisimmistä osista ja on tällä hetkellä monien kansallisten turvallisuusasioiden keskiössä. Sirutyypistä riippuen kiekon valmistus sisältää 400–1400 vaihetta ja vie keskimäärin 12 viikkoa. Tässä prosessissa käytetään satoja erilaisia materiaaleja, joista osa on vaarallisia. Tähän tarkennetaan luvussa 2.2. [2]

Kokoaminen, pakkaus ja testaus (eng. Assembly, Packaging and Testing, APT)

Tämä yleisesti kutsuttu loppupään (back-end) valmistus sisältää piikiekkojen muuttamisen toimiviksi siruiksi, jotka ovat valmiita asennettaviksi elektroniikkamoduuleihin ja lopullisiin laitteisiin. Loppupään valmistus ulkoistetaan usein erikoistuneille yrityksille, jotka leikkaavat valmiit piikiekot yksittäisiksi siruiksi, pakkaavat ne suojakuoriin ja testaavat mahdolliset viat ennen kuin ne lähetetään elektroniikkavalmistajille. Kokoaminen, pakkaus ja testaus työllistää huomattavasti enemmän, kuin kiekkojen valmistaminen, mutta vaatii vähemmän pääomaa. APT-markkinoiden koko oli noin 30 miljardia dollaria vuonna 2020. Suurin osa APT-toiminnasta sijoittui vuonna 2019 Taiwaniin (53 %) ja Kiinaan (yli 20 %). [2]

ATP on työvoimavaltaista, eikä niin arvokasta kuin suunnittelu tai kiekkojen valmistus. Tästä syystä yritykset ovat historiallisesti perustaneet tehtaita kehittyviin maihin. Kiina on aikoinaan hyötynyt APT-toiminnan ulkomaille siirtymisestä Yhdysvalloista ja kehittänyt vahvan teollisuuden sen ympärille. Se on maailman toiseksi suurin heti Taiwanin jälkeen. Tästä syystä kokoaminen, pakkaus ja testaus on kiistatta heikkous mikrosirujen arvoketjussa Yhdysvalloille. [3]

Tämän vaiheen jälkeen mikrosirut lähetetään elektroniikkavalmistajille, jotka myyvät tuotteita kuluttajille.

2.2 Mikrosirun valmistaminen laboratoriossa

Piitä (Si) löytyy toiseksi eniten kaikista alkuaineista maapallolta. Lisäksi se on tunnetuin ja laajimmin käytetty puolijohdemateriaali. Suurin osa kaikista tuotetuista mikrosiruista tehdään käyttäen piitä. Germanium (Ge) on toinen puolijohdemateriaali, josta ensimmäiset transistorit tehtiin. Sitä käytetään vielä nykypäivänä, mutta vähemmän. Puolijohdemateriaalit ovat mikrosirujen perusta, mutta puolijohteet itsessään eivät ole hyviä sähkönjohtimia. Niistä saadaan hyviä sähkönjohtimia, kun niihin lisätään epäpuhtaita seostusaineita, eli ne dopataan. [5]

Puolijohde ei ole materiaali, jonka ominaisuudet sijoittuvat sähkönjohtimen ja eristeen välille, vaikka nimi saattaisi viitata siihen. Sen sijaan se on materiaali, jonka sähkönjohtavuutta voidaan muuttaa eri keinoin. Lämpö, valo, epäpuhtauksien lisääminen (doppaus) ja sähkökentän soveltaminen voivat kaikki aiheuttaa merkittäviä muutoksia puolijohde- sähkönjohtavuudessa. Doppaus ja sähkökentän soveltaminen voidaan kohdistaa paikallisesti ja ne muodostavat transistorin toimintaperustan. Kohdistamalla sähkökenttä dopattuun puolijohdemateriaaliin, voidaan kyseisen alueen johtavuutta muuttaa hyvästä heikoksi tai päinvastoin. Käytännössä transistori toimii sähkökäyttöisenä kytkimenä, ja näitä kytkimiä voidaan yhdistää toisiinsa mikrosirujen muodostamiseksi. [6]

Piikiekkojen käsittely vaatii valtavan määrän materiaaleja ja raaka-aineita. Optimaalisen tuotannon saamiseksi mikrosiruille tarvitaan kaasuja, nesteitä ja kiinteitä materiaaleja, joita käytetään valmistusprosessissa. Ioni-istutus, kuivahapetus ja kemiallismekaaninen planarisointi (eng. Chemical

Mechanical Planarization, CMP) ovat esimerkkejä valmistusprosessin vaiheista. Materiaalien pitää olla erittäin puhtaita ja niissä tulee olla erittäin alhainen partikkelitiheys. Lisäksi monet materiaaleista ovat myrkyllisiä, syttyviä, räjähdysherkkiä ja/tai syövyttäviä. Näiden aineiden käsittelemiseen työntekijät saavat erityiskoulutuksen. [4]

Valmistusprosessin vaiheet

Seuraavaksi käydään läpi piikiekolle valmistuslaboratoriossa suoritettavat vaiheet (alkupään valmistus), jonka jälkeen se lähetetään loppupään valmistukseen koottavaksi, pakattavaksi ja testattavaksi:

- **Epitaksia:** Uuden kidekerroksen kasvattaminen suoraan isäntäkiteen päälle.
- **Hapettaminen:** Eristävän piidioksidikerroksen (SiO_2) muodostaminen kiekon pinnalle.
- **Litografia:** Haluttujen piirikuvioiden tarkka siirtäminen ja kohdistaminen kiekon pinnalle valonherkkää maskia hyödyntäen.
- **Etsaus:** Ylimääräisen materiaalin, kuten metallien tai eristeiden selektiivinen poistaminen.
- **Seostus (Douppaus):** Puolijohteen sähköisten ominaisuuksien ja johtavuuden muokkaaminen tuomalla materiaaliin hallitusti atomeja tai ioneja.
- **Planarisointi:** Kiekon pinnan tasoittaminen mekaaniskemiallisesti jokaisen vaiheen välissä.
- **Toista** edellisiä vaiheita, kunnes kaikki kerrokset ovat valmiita.

Epitaksia

Sana epitaksia tulee kreikan kielen sanoista, *epi* (päälle) ja *taxis* (järjestetty) [4]. Se viittaa uuden kidekerroksen, epitaksikerroksen kasvuun isäntäkiteen pinnalle. Uuden kidekerroksen sähkönjohtavuutta voidaan säätää erittäin tarkasti, mahdollistaen sellaisten komponenttien rakentamisen, joilla on pieni sähköhäviö ja korkea suorituskyky. Kiteet määritellään niiden yksikkökoppien perusteella, joita voi olla useita eri tyyppisiä. Näitä ovat esimerkiksi tilakeskinen kuutiollinen (eng. Body-Centered Cubic, BCC), missä atomit ovat kuution kärkipisteissä tai pintakeskinen kuutiollinen (eng. Face-Centered Cubic, FCC), missä atomit ovat sekä kuution kärkipisteissä, että sivutahkojen keskipisteissä. [7]

Perusrakenteen lisäksi kiteet määritellään niiden hilavakion mukaan, mikä tarkoittaa etäisyyttä vierekkäisten yksikkösolujen keskikohtien välillä, eli yksinkertaistettuna kuinka tiiviitä kiteet ovat. Piikidettä käytetään epitaksiassa kiekkojen kerrostamiseen ja niiden rakenne on timanttityyppiä ja hilavakio on 0,543 nanometriä. Jos epitaksikerroksen ja isäntäkiteen hilavakiot ovat samat, rajapinta on fysikaalisesti vahvempi, mikä on toisinaan toivottavaa. Joskus halutaan tarkoituksellisesti aiheuttaa jännitystä rajapintaan kasvattamalla epitaksikerros, jonka hilavakio on hieman erilainen. Tällainen kerros, joka usein koostuu germaniumin ja piin yhdistelmästä, voi sisältää erilaisia hilavakioita. Näiden ominaisuuksien yhdistelmiä voidaan optimoida liikkuvuuden parantamiseksi. Suurempi liikkuvuus johtaa suurempaan virtaan ja transistorien vahvistukseen. [7]

Epitaksian toteuttamiseen käytettäviä järjestelmiä on kahdenlaisia: eräjärjestelmiä ja yksittäiskiekkujen järjestelmiä. Eräjärjestelmät pystyvät nimensä mukaan käsittelemään useita kiekkoja samanaikaisesti, mikä johtaa suurempaan läpimenokapasiteettiin, mutta niillä on ongelmia suurikokoisten kiekkojen kanssa. Yksittäiskiekkujen järjestelmillä on taas korkea epitaksikerroksen kasvunopeus, sekä parempi luotettavuus ja toistettavuus verrattuna eräjärjestelmiin, mutta läpimenokapasiteetti on pienempi. Yksittäiskiekkujen järjestelmät pystyvät kerrostamaan korkealaatuisia ja edullisia ohutkalvoja isäntäkiteen päälle. [4]

Hapettaminen

Hapettamisessa piin pinnalle kasvatetaan piidioksidikerros saattamalla piiatomeja reagoimaan hapen kanssa. Prosessi tapahtuu korkeassa lämpötilassa, jolloin happiatomit diffundoituvat, eli siirtyvät satunnaisen lämpöliikkeen ansiosta väkevämmästä aineesta laimeampaan, jo muodostuneen oksidikerroksen läpi ja reagoivat alla olevan piin kanssa. Tämä saa oksidikerroksen tunkeutumaan syvemmälle piikiekkoon, kasvattaen samalla materiaalin kokonaispaksuutta. [7]

Hapetusmenetelmät jaetaan tyypillisesti kahteen tyyppiin, kuivahapetukseen (O_2 -kaasu) ja märkähapetukseen (H_2O , vesihöyry). Kuivahapetuksella saavutetaan hitaampi kasvunopeus, mutta korkealaatuinen dielektrinen kerros, kun taas märkähapetus on nopeampi menetelmä paksumpien oksidikerrosten kasvattamiseen vesimolekyylin tehokkaamman diffuusion ansiosta. Dielektrinen kerros on eriste, jolla on kyky tukea sähkökenttää luomalla aineen sisälle pienen vastakkaisen sähkökentän. Sen avulla rakennetaan eristeitä transistoreihin. [7]

Litografia

Litografia on keskeinen vaihe piikiekon kuvioinnissa, ja sen tarkkuus on kriittistä erityisesti nanometriluokan rakenteita valmistettaessa. Prosessissa maskin kuvio siirretään kiekolle hyödyntämällä valonlähteenä ultraviolettivaloa, jonka avulla piikiekon päälle levitetyt valoresistit reagoivat riippuen niiden tyypistä. Negatiiviset valoresistit kovettuvat piikiekon pinnalle valotuksen yhteydessä, kun valottamattomat osat liuotetaan pois [4]. Positiiviset valoresistit taas liukenevat valotuksen yhteydessä, kun valottamattomat osat kovettuvat piikiekon pinnalle [4]. Uusimmissa teknologioissa käytetään jo äärimmäistä ultraviolettivaloa, jonka aallonpituus on vain 13,5 nanometriä. [7]

Valotusprosessia rajoittaa fysikaalinen ilmiö nimeltä diffraktio, jossa valo taipuu maskin kuvioiden reunoilla. Diffraktio asettaa perusrajoitteita sille, kuinka pieniä piirteitä valolla voidaan tarkasti luoda. Onnistunut litografia on monimutkainen kokonaisuus, joka vaatii valonlähteen hallinnan lisäksi tarkkaa valoresisti-kemian ja optisten poikkeamien hallintaa. [7]

Etsaus

Etsauksessa piikiekon pinnalta poistetaan materiaalia hallitusti niiltä alueilta, joita litografian valotuskuvio ei suojaa. Prosessi alkaa valoresistien poistamisella valotetuilta kohdilta, minkä jälkeen varsinainen rakennemateriaali etsataan pois paljaaksi jääneiltä alueilta. Etsausmenetelmät jaetaan kahteen päätyyppiin, märkä- ja kuivaetsaukseen. [7]

Märkäetsaus perustuu nestemäisten kemikaalien käyttöön. Prosessissa kemikaalit diffundoituvat poistettavaan materiaaliin, aiheuttaen kemiallisen reaktion ja liuottavat reaktiotuotteet pois sen pinnalta. Kuivaetsaus taas hyödyntää plasmaa tai kemiallisia kaasuja materiaalin poistamiseen. Plasmaetsauksessa suuri ionipitoisuus reagoi piikiekon päällä olevien materiaalien kanssa ja työntää atomit pois tieltä, mikä aiheuttaa materiaalin höyrystymisen pois. [7]

Seostus

Seostus tai douppaus on kriittinen valmistusvaihe, jossa piikiekon sähköisiä ominaisuuksia muutetaan hallitusti tuomalla siihen dopantteja, eli seostusaineita. Tavoitteena on luoda puolijohteeseen joko positiivisia tai negatiivisia varauksenkuljettajia, mikä mahdollistaa transistorien toiminnan kytkiminä. [7]

Douppaus voidaan suorittaa kaasun tai kiinteän diffuusion avulla, mutta nykyaikaisen valmistuksen tärkein menetelmä on ioni-istutus (eng. ion implantation). Siinä seostusaineen atomit ionisoidaan ja kiihdytetään sähkökentän avulla suureen nopeuteen, jolloin ne tunkeutuvat piikiekkoon. Menetelmän suurin etu on sen tarkkuus, ionisuihkun nopeutta säätelemällä voidaan määrittää erittäin tarkasti, kuinka syvälle ja kuinka paljon atomeita kiekkoon asettuu. [7]

Seostuksen syvyys riippuu käytetystä energiasta. Matalaa energiaa käytetään transistorin pintapuolisiin osiin, kuten lähde- ja nieluliittimiin (eng. source ja drain). Korkeaa energiaa hyödyntämällä ionit voidaan työntää useiden mikrometrien syvyyteen, jolloin sirun sisälle voidaan rakentaa eristettyjä alueita tai kerroksia. Näistä syntyy seostuksessa käytetyistä atomeista riippuen positiivisia tai negatiivisia alueita. Luvussa 3 käsitellään MOS-transistorin positiivisten ja negatiivisten tyyppien toimintaperiaatteita. [7]

Planarisointi

Mikrosirun valmistusprosessi vaatii piikiekon pinnan säännöllistä tasoittamista eri vaiheiden välillä. Ilman tätä tasoittamista kerrosten kasautuminen loisi kiekon pinnalle epätasaisuuksia, jotka estäisivät seuraavien vaiheiden onnistumisen. Tärkein menetelmä tähän on kemiallismekaaninen planarisointi. Siinä piikiekkoon asetetaan ylösalaisin pyörivälle polymeeriselle kiillotusalustalle, jonka avulla pintaa tasoitetaan mekaanisen hionnan ja kemiallisesti reagoivan hionta-aineen yhteisvaikutuksella. Hionta-aineessa on hienojakoisia hiukkasia, jotka tasoittavat pintaa mekaanisesti samalla, kun kemikaalit pehmentävät poistettavaa materiaalia. Kaikkia edellä mainittuja valmistusvaiheita toistetaan useita kertoja, jotta saadaan haluttu lopputulos. [7]

3 Mikrosirujen rakenne ja toimintaperiaate

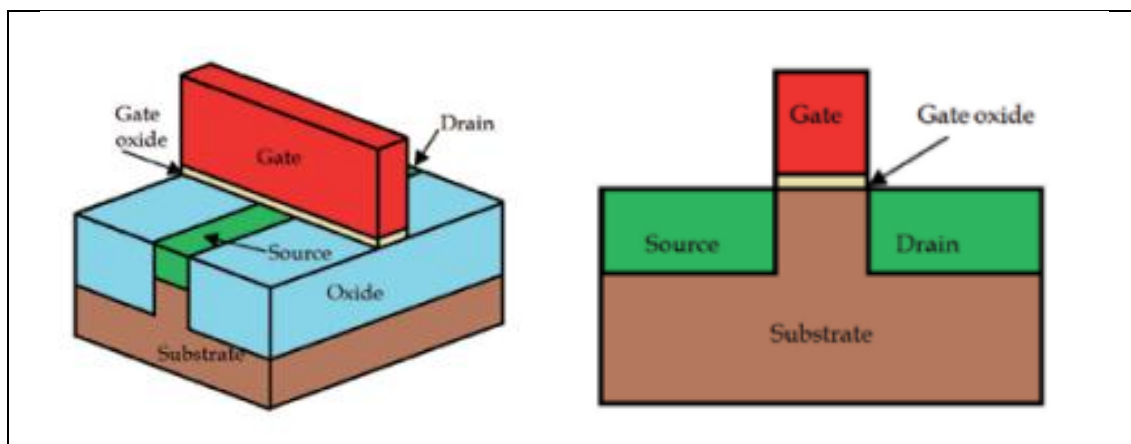
Nykyään suurin osa mikrosiruihin kaiverretuista transistoreista ovat MOS-transistoreja (eng. Metal-Oxide-Semiconductor Field-Effect Transistor, MOSFET,). MOS-transistorien toimintaperiaatetta käsittelevät ensimmäiset artikkelit pohjautuvat Julius Edgar Lilienfeldin vuonna 1933 saamaan patenttiin. Sen ajan teknologia ei kuitenkaan mahdollistanut Lilienfeldin idean toteuttamista, ja vasta vuonna 1959 onnistuttiin rakentamaan ensimmäinen toimiva MOS-transistori. MOS-transistorit kaiveretaan kaksiulotteisesti piilevyn pintaan. [8]

Vuonna 1989 Hitachin tutkimuslaboratoriossa Dr. Digh Hisamoto esitteli uuden FinFET-transistorin (eng. Fin Field-Effect Transistor), joka on kolmiulotteisesti kaiverrettu ja muokattu versio MOS-transistorista. FinFET-transistorit ovat energiatehokkaampia ja suorituskykyisempiä kuin perinteiset MOS-transistorit, minkä vuoksi niitä käytetään erityisesti huipputason elektroniikassa, kuten mikroprosessoreissa. MOS-transistoreita puolestaan hyödynnetään yhä laitteissa, joissa energiatehokkuus ei ole ensisijainen vaatimus. [8]

MOS-transistori

MOS-transistori on puolijohdekomponentti, joka toimii yksinkertaistetusti sähköisenä kytkimenä. Kuvassa 2 on esitelty MOS-transistorin perusrakenne. Transistori koostuu neljästä liittimestä: nielusta (eng. drain), lähteestä (eng. source), hilasta (eng. gate) ja puolijohdesubstraatista tai rungosta (eng. substrate). Lisäksi laite rakentuu kolmesta kerroksesta: monikiteisestä piistä eli polysilikonista, joka muodostaa hilaliittimen, oksidikerroksesta ja yksikiteisestä puolijohdekerroksesta. [8]

MOS-transistorin toimintaperiaate perustuu jännitteellä ohjattavaan kanavaan. Kun nielu- ja lähdeliittimien välille kytketään jännite (kuvassa vihreällä), virta ei kulje, ellei liittimien välille muodosteta johtavaa kanavaa. Tätä kanavaa kutsutaan inversiokerrokseksi. Hilaliitin toimii kytkimen ohjaimena: kun hilaan kohdistetaan riittävä jännite, varauksenkuljettajat vetäytyvät hilaoksidin ja substraatin rajapintaan muodostaen sähköä johtavan sillan lähteen ja nielun välille. [8]



Kuva 2. MOS-transistorin perusrakenne (vasen) ja poikkileikkaus (oikea). Kuva on lainattu K. H. Yeapin ja J. Sayagon kirjasta *Integrated circuits/microchips*.

Digitaalitekniikan ja loogisten porttien kannalta on olennaista, että MOS-transistorit jaetaan kahteen päätyyppiin riippuen käytetyistä seostusaineista: NMOS- ja PMOS-transistoreihin.

- **NMOS (Negative channel MOS):** Muodostaa negatiivisen kanavan (elektronit kulkevat). NMOS-transistori toimii kytkimenä siten, että se johtaa sähköä (kytkin on kiinni), kun hilan jännite on korkea. [8], [9]
- **PMOS (Positive channel MOS):** Muodostaa positiivisen kanavan (aukot kulkevat). PMOS-transistori toimii käänteisesti: se johtaa sähköä, kun hilan jännite on matala tai nolla. [8], [9]

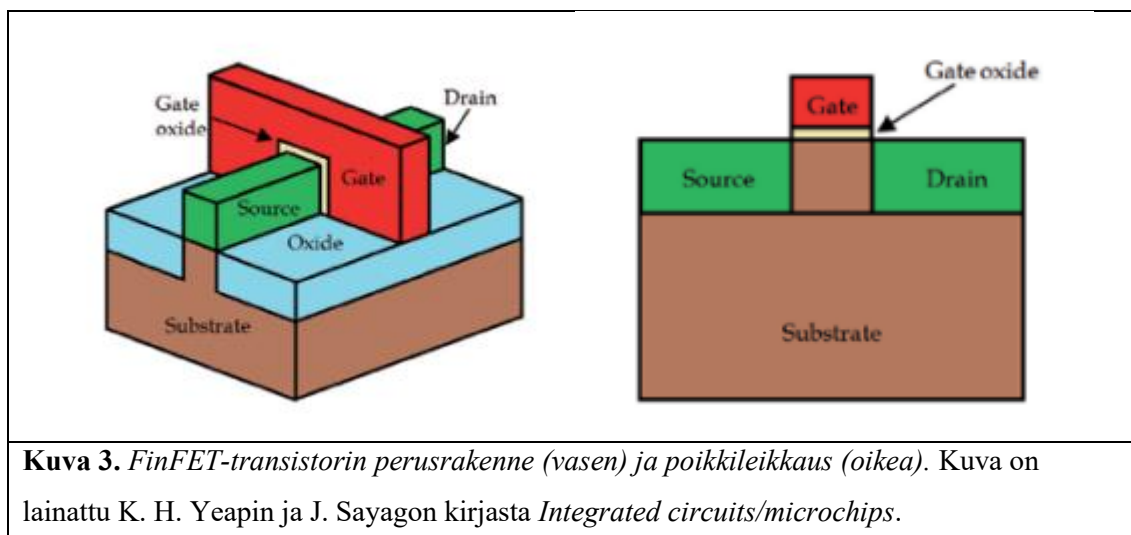
Nykyaikaiset loogiset piirit, kuten prosessorit, perustuvat näiden kahden tyyppin yhdistelmään, jota kutsutaan CMOS-teknologiaksi (Complementary MOS). Tässä teknologiassa NMOS- ja PMOS-transistorit täydentävät toisiaan ja siten takaavat loogiset tilat (1 ja 0). Tämä toimii niin, että kun toinen johtaa sähköä, toinen on suljettuna. Tämä estää oikosulkuvirran ja varmistaa, että lähtösignaali asettuu selkeästi joko jännitteelliseen (1) tai jännitteettömään (0) tilaan. Lisäksi staattisessa tilassa piirin läpi ei kulje virtaa nielusta lähteeseen, mikä minimoi virrankulutuksen ja lämmöntuoton. [8]

FinFET-transistori

Kun transistorien koko pienenee alle mikrometrin alueelle, sähköiset kentät lähde- ja nieluliittimissä kasvavat kokonsa suhteutettuna suuriksi, mikä aiheuttaa haittaa varauksen jakautumisessa. Näitä niin kutsuttuja lyhyen kanavan ilmiöitä (eng. short-channel effects) pyrittiin aluksi hallitsemaan erilaisilla valmistusteknisillä lisätoimenpiteillä. Kuitenkin transistorien pienentyessä edelleen, erityisesti alle 90 nanometrinen kokoluokassa, näiden ilmiöiden hallinta vaikeutui ja staattinen vuotovirta kasvoi vakavaksi ongelmaksi kaksiulotteisissa transistoreissa. Vuonna 2011, teknologian saavuttaessa 22 nanometrinen tason, Intel ilmoitti korvaavansa perinteisen kaksiulotteisen MOS-transistorin uudella kolmiulotteisella FinFET-transistorilla. [8]

Kuvassa 3 esitellään FinFET-transistorin perusrakenne. Nimi tulee substraatin pinnasta ulkonevista, evämaisistä lähde- ja nieluliittimistä. Merkittävin ero perinteiseen transistoriin on hilan rakenne: FinFET-transistorissa hila kiertyy kanavan kolmelta sivulta, kun taas perinteisessä mallissa hila on vain kanavan päällä. Koska hila ympäröi kanavaa useammalta sivulta, se pystyy kontrolloimaan virran kulkua huomattavasti tehokkaammin. [8]

FinFET-transistorin kolmiulotteinen rakenne parantaa sen suorituskykyä merkittävästi, se vähentää vuotovirtoja, mahdollistaa pienemmän kynnysjännitteen ja nopeuttaa kytkeytymistä. Nämä ominaisuudet ovat välttämättömiä alle 22 nanometrinen transistoreissa.



Kuva 3. FinFET-transistorin perusrakenne (vasen) ja poikkileikkaus (oikea). Kuva on lainattu K. H. Yeapin ja J. Sayagon kirjasta *Integrated circuits/microchips*.

Transistorien tulevaisuus

Vaikka FinFET on ollut hallitseva teknologia 3 nanometriin asti, sen skaalautuvuus kohtaa fyysisiä ja taloudellisia rajoitteita siirryttäessä tätä pienempiin kokoluokkiin. Alle 3 nanometrin siruissa FinFET-arkkitehtuurin suorituskyky, erityisesti tehonkulutus ja lyhyen kanavan ilmiöiden hallinta, muodostuu rajoittavaksi tekijäksi. [10]

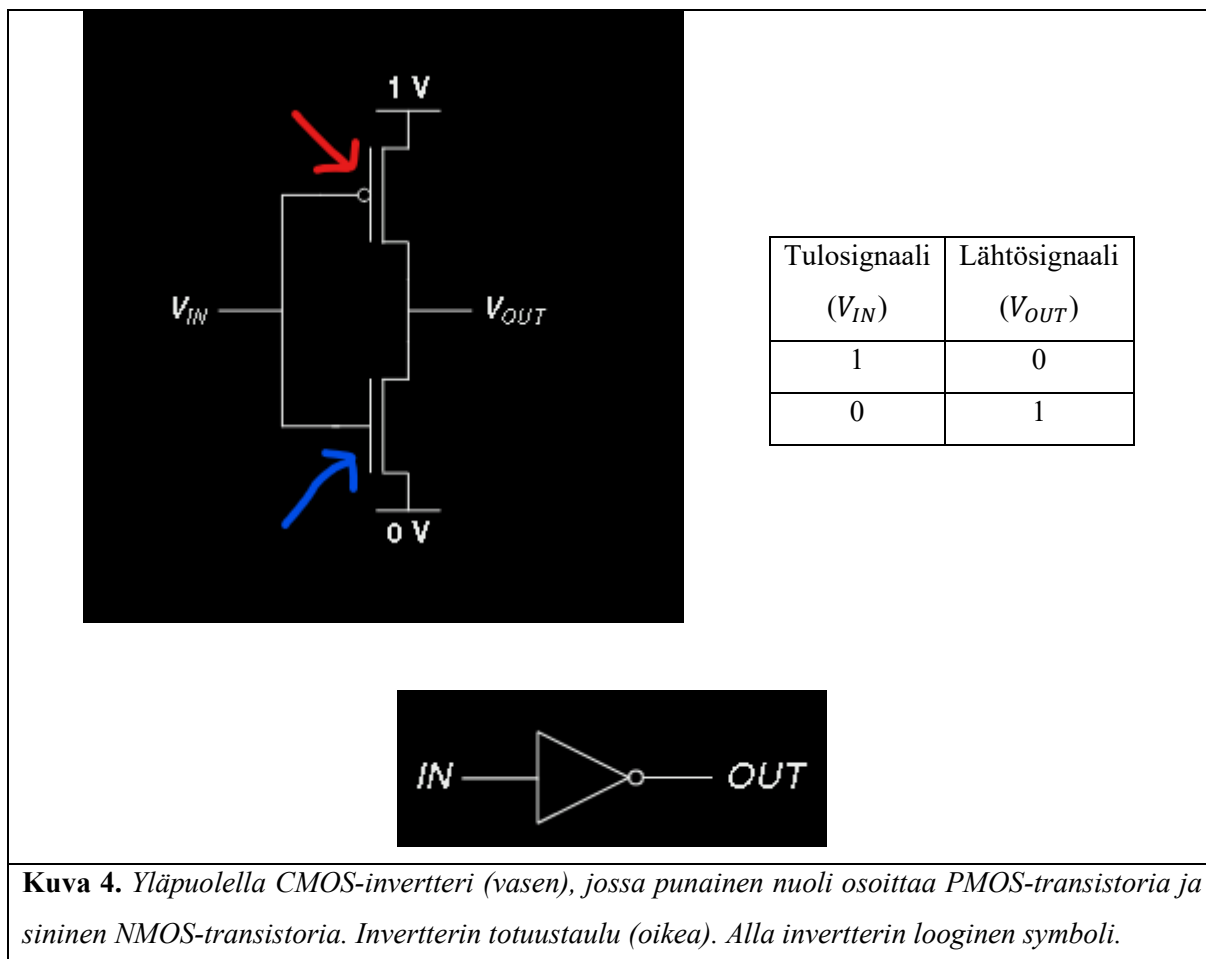
Lupaavin ratkaisu FinFET-transistorin korvaajaksi on pystysuoraan pinottu Gate-All-Around -rakenne, jota kutsutaan nimellä NS-GAAFET (NanoSheet Gate-All-Around FET). GAAFET-transistorissa hila ympäröi kanavan täysin kaikilta sivuilta, mikä mahdollistaa merkittävästi paremman sähköstaattisen hallinnan. Tämä minimoi vuotovirrat vielä pienemmiksi ja parantaa transistorin luotettavuutta. Lisäksi rakenne mahdollistaa suuremman virran kuljetuskyvyn suhteessa pinta-alaan, sekä toiminnan matalammilla jännitteillä. GAAFET-transistorit voidaan valmistaa käyttämällä lähes samoja tuotantoprosesseja ja laitteistoja kuin FinFET-transistorit, mikä tekee siirtymästä taloudellisesti kannattavaa. Piirisuunnittelussa GAAFET-transistorien leveyttä voidaan hienosäätää tarkemmin kuin aiemmissa teknologioissa ja niiden katsotaan olevan mikrosirujen lähitulevaisuus. [10]

3.1 Transistoreista mikrosiruiksi

Vaikka yksittäinen transistori toimii kytkimenä, mikrosirun laskentateho perustuu näiden kytkimien yhdistämiseen loogisiksi porteiksi. Yksittäiset transistorit eivät ole suuressa osassa suunnitteluprosessissa, sillä sirujen toiminnallisuutta kuvataan usein Boolean algebran avulla. Transistoritasolla jokainen looginen operaatio vaatii tietyn kytkennän NMOS- ja PMOS-transistorien välillä.

Yksinkertaisin looginen portti on invertteri tai toiselta nimeltään NOT-portti. Tässä tutkimuksessa käsitellään CMOS-invertteriä. Kuvassa 4 esitellään sen rakenne, looginen symboli ja totuustaulu, joka kuvaa sen toimintaa. Invertteri muuttaa syötteen vastakkaiseksi (0 -> 1 tai 1-> 0).

Fyysisesti CMOS-invertteri rakennetaan PMOS ja NMOS-transistorista, joista PMOS on kytketty korkeaan jännitteeseen ja NMOS on kytketty matalaan jännitteeseen. Molemmat transistorit on kiinnitetty samaan tulosignaaliin (kuvassa V_{IN}). Jos tulosignaali on matala (0), niin NMOS-transistori toimii avoimena kytkimenä (ei johda) ja PMOS-transistori suljettuna kytkimenä (johtaa). Koska tässä tilanteessa PMOS johtaa sähköä, niin lähtösignaali (kuvassa V_{OUT}) kytkeytyy korkeaan jännitteeseen, eli tulokseksi saadaan 1. Jos taas tulosignaali on korkea, niin tilanne kääntyy päinvastaiseksi. PMOS-transistori lakkaa johtamasta ja NMOS-transistori kytkee lähtösignaalin maahan, jolloin tulos on 0. [9]

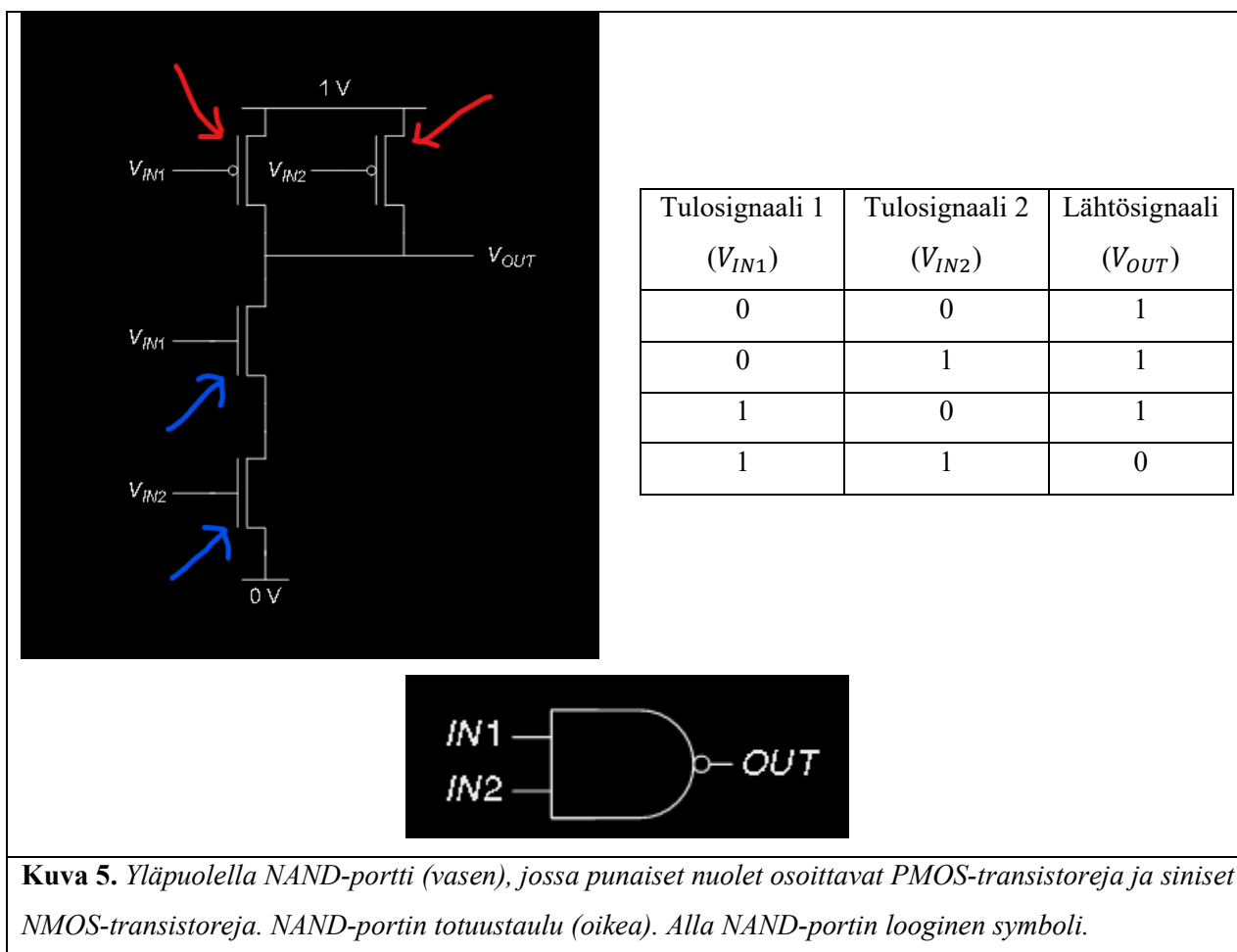


Kuva 4. Yläpuolella CMOS-invertteri (vasen), jossa punainen nuoli osoittaa PMOS-transistoria ja sininen NMOS-transistoria. Invertterin totuustaulu (oikea). Alla invertterin looginen symboli.

Monimutkaisemmat logiikat vaativat enemmän transistoreita ja monipuolisempia loogisia portteja. Seuraavaksi käydään läpi NAND (NOT AND) ja NOR (NOT OR) loogiset portit. Näitä kutsutaan universaaleiksi porteiksi, sillä niistä voidaan tehdä tavallisia AND, OR ja NOT portteja, mikä mahdollistaa pelkästään niiden käyttämisen monimutkaisiin funktioihin [11]. Siinä missä NAND-portti vaatii 4 transistoria, AND-portti vaatii 6 transistoria (4 NAND-osaan ja 2 inverteriin). Kuten aiemmin olemme huomanneet, niin mikrosiruissa pyritään säästämään pinta-alaa, joten suurin osa digitaalisesta logiikasta toteutetaan NAND- ja NOR-porttien avulla. [9]

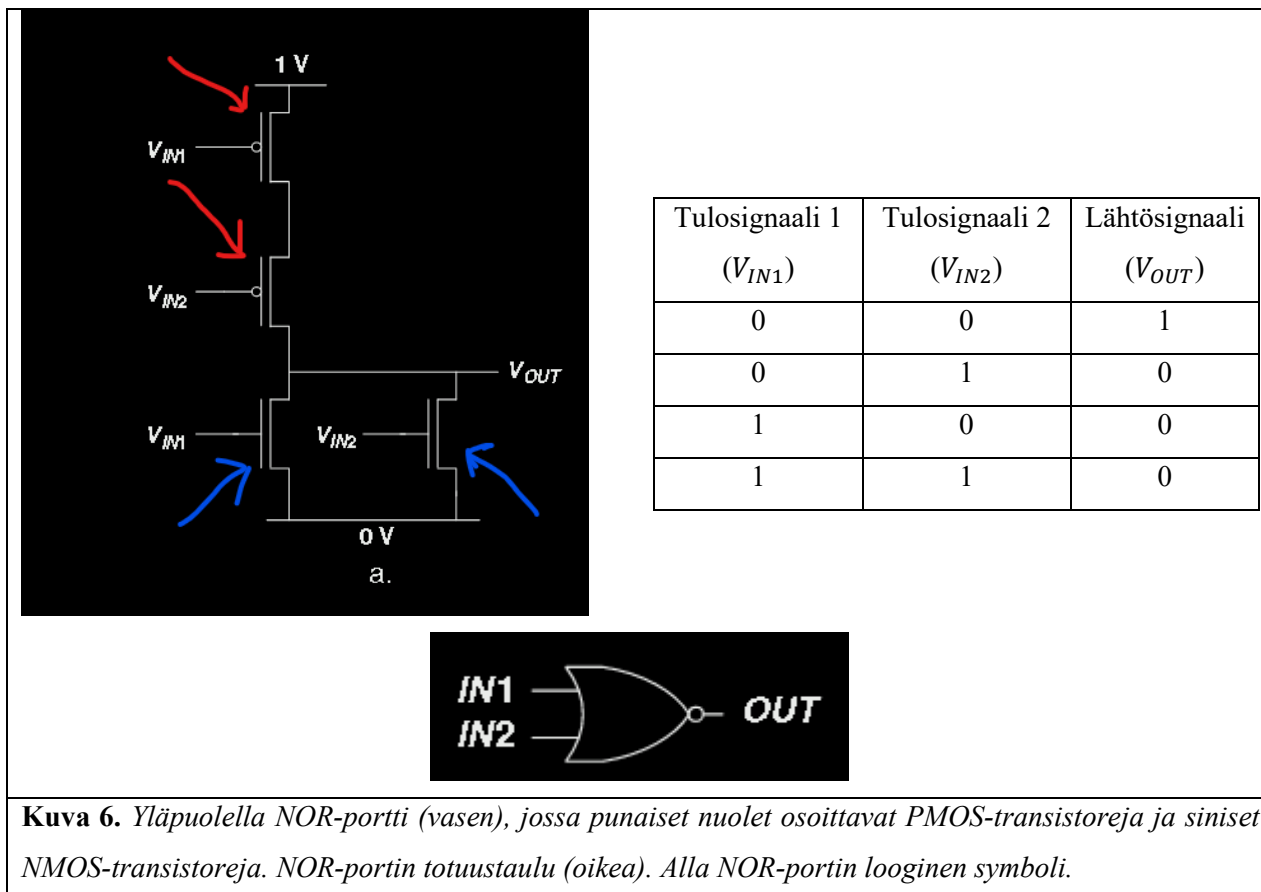
NAND-portti rakennetaan siis neljästä transistorista, joista kaksi ovat rinnakkain kytkettyjä PMOS-transistoreja ja kaksi sarjaan kytkettyjä NMOS-transistoreja. Kuvassa 5 esitellään NAND-portin rakenne ja toimintaa totuustaulun avulla. Jos molemmat tulosignaalit (kuvassa V_{IN1} ja V_{IN2}) ovat 1, niin

molemmat sarjaan kytketyt NMOS-transistorit johtavat vetäen lähtösignaalin maahan (lähtösignaali on 0). Jos yksikin tulosignaali on matala (0), niin sarjakytkentä maahan katkeaa ja vastaava rinnakkainen PMOS-transistori kytkee lähtösignaalin (kuvassa V_{OUT}) korkeaan jännitteeseen (1). [9]



Kuva 5. Yläpuolella NAND-portti (vasen), jossa punaiset nuolet osoittavat PMOS-transistoreja ja siniset NMOS-transistoreja. NAND-portin totuustaulu (oikea). Alla NAND-portin looginen symboli.

NOR-portti rakennetaan myös neljästä transistorista, mutta asetelma on vastakkainen NAND-porttiin nähden. PMOS-transistorit ovat sarjassa ja NMOS-transistorit rinnakkain. Kuvassa 6 esitellään NOR-portin rakenne ja toimintaa kuvaava totuustaulu. Lähtösignaali (kuvassa V_{OUT}) on 1 vain, jos molemmat tulosignaalit (kuvassa V_{IN1} ja V_{IN2}) ovat 0, jolloin virta pääsee sarjaan kytkettyjen PMOS-transistorien läpi. Kaikissa muissa tapauksissa lähtösignaali on 0. [9]



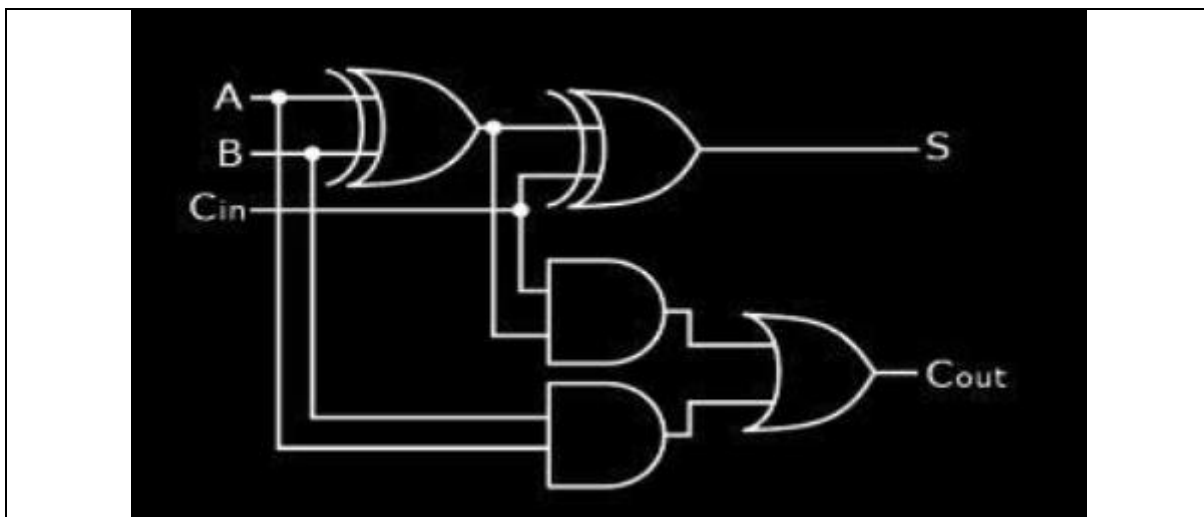
Kuva 6. Yläpuolella NOR-portti (vasen), jossa punaiset nuolet osoittavat PMOS-transistoreja ja siniset NMOS-transistoreja. NOR-portin totuustaulu (oikea). Alla NOR-portin looginen symboli.

Kohti monimutkaisempia laskentapiirejä

Edellä mainitut yksittäiset loogiset portit muodostavat perustan kaikille monimutkaisemmille digitaalisille järjestelmille. Tietokoneen keskusyksikön tai paremmin tunnetun prosessorin tärkein rakennuspalikka on aritmeettislooginen yksikkö (eng. Arithmetic Logic Unit, ALU), joka suorittaa tietokoneen matemaattiset ja loogiset operaatiot. Koska suurin osa monimutkaisista aritmeettisistä toimituksista perustuu pohjimmiltaan yhteenlaskuun, ovat erilaiset summaimet (eng. adders) ALU:n ja koko laskentapiirin kriittisimpiä komponentteja. [12]

Aritmeettisloogisen yksikön laskennan perusyksikkönä toimii kokosummain (eng. full adder), joka kykenee laskemaan yhteen kaksi bittiä A ja B sekä ottamaan huomioon edellisestä laskutoimituksesta tulevan muistibitin (C_{in}). [13]

Kuvassa 7 esitellään yleisen kokosummainen looginen piiri. Siinä käytetään edellä mainittujen loogisten porttien symboleita. Osalla kuvassa näkyvistä loogisista porteista ei ole valkoista pientä ympyrää oikealla, mikä tarkoittaa, ettei se ole NOT-portti. Ennen C_{out} ulostuloa on siis yksi OR-portti ja 2 AND-porttia. Seuraavassa luvussa 3.2 tarkastellaan kokosummainen logiikkaa tarkemmin.



Kuva 7. Kokosummaimen looginen piiri (yllä).

Yhdistämällä useita kokosummaimia peräkkäin saadaan tehtyä N-bittinen summain, joka pystyy käsittelemään suuria binäärilukuja. Tässä rakenteessa yhden summaimen tuottama muistibitti (C_{out}) siirtyy seuraavan summaimen syötteeksi, mikä mahdollistaa laajemmat laskutoimitukset. Tällainen kokosummaimien ketju muodostaa aritmeettisloogisen yksikön ytimen. [13]

ALU ei ole pelkästään summain tai niiden yhdistelmä. Sen lisäksi se pystyy laskemaan muita aritmeettisiä toimituksia, kuten vähennyslaskuja sekä loogisia operaatioita (esim. AND ja OR). Sen sisällä hyödynnetään myös multipleksereitä, jotka valitsevat suoritettavan operaation syötteiden perusteella ja komparaattoreita, jotka vertailevat syötteitä toisiinsa. [13]

Kun nousee vielä yksi taso ylemmäksi mikrosirun rakenteessa, päädytään prosessoriin, tietokoneen ja nykytietotekniikan ytimeen. Abstraktiotasolla prosessori voidaan jakaa kolmeen osaan, ohjausyksikköön (eng. control unit), suoritusyksikköön (eng. processing unit) ja rekistereihin. Ohjausyksikkö toimii prosessorin aivoina. Se noutaa käskyt muistista, dekooodaa ne ja tuottaa tarvittavat ohjaussignaalit suoritusyksikölle. Suoritusyksikkö vastaa laskennasta ohjausyksikön antamien käskyjen mukaisesti. Se hyödyntää aritmeettisloogista yksikköä perusoperaatioiden suorittamiseen ja tallentaa välitulokset prosessorin sisäiseen muistiin, eli rekistereihin. [14]

Tämä hierarkkinen rakenne osoittaa mikrosirujen monimutkaisuuden. Miljardeista atomitason transistoreista muodostuu ensin loogisia portteja, portit muodostavat summaimia, summaimet muodostavat laskentayksiköitä ja lopulta ne yhdistetään lopulliseksi prosessoriksi. Tämä tietokoneen keskusyksikkö kykenee suorittamaan monimutkaisia ohjelmistoja noutamalla, dekooodaamalla ja suorittamalla käskyjä sekunnin murto-osissa. Prosessorin muilla pääosilla, kuten ohjausyksiköllä ja rekistereillä on erilaiset rakennuspalikat, mutta niissä käytetään myös transistoreita.

Seuraavassa luvussa siirrytään digitaaliseen laskentaan, jonka avulla voidaan havainnollistaa mitä prosessorin sisällä tapahtuu.

3.2 Digitaalinen laskenta mikrosirussa

Tietokoneen laitteiston, esimerkiksi prosessorin kanssa vuorovaikuttaminen perustuu sähköisiin signaaleihin. Jotta prosessorille voidaan antaa komentoja, on sille lähetettävä sähköisiä signaaleja. Yksinkertaisin tapa tulkita signaaleja on jakaa ne kahteen jännitteen tilaan, ”päällä” ja ”pois”. Tämä jännitteen vaihtelu muodostaa tietokoneen ”aakkoston”, joka koostuu vain kahdesta merkistä. [15]

Tätä kahden symbolin aakkostoa kutsutaan binäärijärjestelmäksi, ja sen merkkeinä käytetään numeroita 0 ja 1. Vaikka binäärijärjestelmässä on vain kaksi numeroa, ei se rajoita tietokoneen laskenta- tai suorituskykyä. Samalla tavalla kuin suomen kielen aakkoset mahdollistavat rajattoman määrän tekstiä, bittien yhdistelmät mahdollistavat monimutkaisten operaatioiden rakentamisen. Jokaista yksittäistä binääriaakkosta kutsutaan bitiksi (eng. binary digit, bit). [15]

Mikrosirun transistorit eivät siis ymmärrä numeroita, vaan ne reagoivat fyysisiin jännitetasoihin. Tietty kynnysjännite, kuten 0,3–0,7 voltia katsotaan riittävän muuttamaan transistorin tila loogiseen tilaan 1, eli päälle. Tätä tiettyä kynnysjännitettä alemmat jännitteet vastaavat loogista tilaa 0, eli pois päältä. [13]

Bitti on tiedon pienin yksikkö, mutta mikrosirut käsittelevät tietoa suuremmissa ryhmissä, joita kutsutaan bittijonoiksi. Yleisin näistä jonoista on tavu (eng. byte), joka koostuu kahdeksasta bitistä. Tavu mahdollistaa 2^8 eli 256 erilaista arvoyhdistelmää. Tavua pienempi, neljän bitin muodostama jono tunnetaan nimellä puolitavu (eng. nibble). Yksi puolitavu vastaa tasan yhtä heksadesimaalijärjestelmän merkkiä (0-F), minkä vuoksi heksadesimaaleja käytetään bittijonojen tiiviimpään esittämiseen. Kaksi heksadesimaalimerkkiä kuvaa juuri yhden tavun sisällön. [13]

Prossessorit käsittelevät dataa arkkitehtuurista riippuen erikokoisissa erissä, joita kutsutaan sanoiksi (eng. word). Sanan pituus määrittelee, kuinka monta bittiä prosessori voi käsitellä yhtenä kokonaisuutena. Nykyaikaiset arkkitehtuurit käsittelevät kerrallaan 64 bittiä. Yksinkertaisemmat prosessorit, joita käytetään kodinkoneissa operoivat 8–16-bitin sanoilla. [13]

Bittijonon sisällä bittien sijainnilla on merkitystä, sillä oikeanpuoleisin bitti on vähiten merkitsevä (eng. Least Significant Bit, LSB) ja vasemmanpuoleisin on eniten merkitsevä (eng. Most Significant Bit, MSB). Sama toistuu myös sanoissa, joissa on vähiten merkitsevä ja eniten merkitsevä tavu samalla logiikalla. [13]

Mikrosirut toimivat kiinteällä bittimäärällä, joten laskennassa on huomioitava ylivuoto (eng. overflow). Jos laskutoimituksen tulos on suurempi kuin käytettävissä oleva bittimäärä sallii, merkittävin bitti katoaa ja tulos vääristyy. Esimerkiksi 4-bittiin mahtuu yksittäinen tulos alueelta [0, 15]. 4-bitin binääriyhteenlasku vuotaa yli, jos tulos ylittää arvon 15. Tämä johtaa siihen, että ylimääräinen viides bitti poistetaan ja jäljelle jää 4 bitin esittämä väärä arvo. Ylivuodossa poistetaan siis eniten merkitsevä bitti. [13]

Binääriyhteenlasku noudattaa samoja periaatteita kuin desimaalijärjestelmän yhteenlasku, mutta se on yksinkertaisempaa pienen merkkimäärän vuoksi. Kymmenjärjestelmässä luku siirtyy seuraavaan sarakkeeseen, jos summa on suurempi kuin 9. Binäärijärjestelmässä siirto tapahtuu heti, jos summa on suurempi kuin 1. Jos sarakkeen summa on $1 + 1 = 2$, kyseiseen sarakkeeseen merkitään 0 ja seuraavaan sarakkeeseen siirretään 1. Tätä siirtyvää numeroa kutsutaan muistibitiksi (eng. carry bit). Mikäli lasketaan yhteen kaksi ykköstä ja edellisestä sarakkeesta tullut muistibitti $1 + 1 + 1$, on summa 3. Tällöin tulokseksi merkitään 1 ja seuraavaan sarakkeeseen siirretään edelleen muistibitti. [13]

Näitä yhteenlaskuja suorittaa kokosummaimet ja niiden yhdistelmät aritmeettisloogisessa yksikössä. Seuraavaksi tarkastellaan niiden toimintaa.

Summaimet

Peruslaskutoimitukset ovat tietokoneen toimintojen ydin. Yleisimpiä näistä ovat yhteenlaskut, joita suorittavat summaimet. Monibittisten lukujen yhteenlaskuun prosessorin täytyy kyetä käsittelemään yksittäisten bittien lisäksi edellisestä laskutoimituksesta siirtyvä muistibitti. [13]

Yksinkertaisin yhteenlaskupiiri on puolisummain (eng. half adder), joka laskee yhteen bitit A ja B. Se ei kuitenkaan kykene vastaanottamaan muistibittiä edellisestä sarakkeesta, mikä tekee siitä riittämättömän laajempien bittijonojen laskentaan. Tämän ongelman ratkaisee kokosummain, joka pystyy ottamaan vastaan kolme syötettä, laskettavat bitit A ja B sekä edellisestä vaiheesta tulevan muistibitin C_{in} . Piiri tuottaa kaksi ulostuloa, varsinaisen summan S ja seuraavaan vaiheeseen siirtyvän muistibitin C_{out} . Taulukko 1 kuvaa täydellisesti kokosummainen toimintaa, näyttäen kaikki mahdolliset tulokset kaikilla syöteyhdistelmillä. [13]

A	B	C_{in}	SUM (S)	C_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Taulukko 1. Kokosummainen totuustaulu.

Tämä looginen toiminta voidaan muuttaa fyysiseksi piiriksi Boolean algebran avulla. Summa (S) saadaan XOR-operaatiolla, joka tunnistaa bittien eroavaisuudet. Summa on 1, jos A:n, B:n ja C_{in} :n summa on pariton:

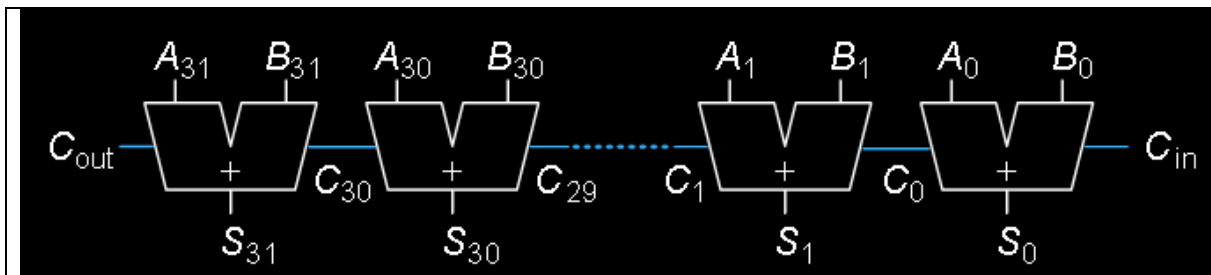
$$S = A \oplus B \oplus C_{in}$$

Uusi muistibitti (C_{out}) on 1, jos A ja B ovat molemmat 1 tai jos jompikumpi niistä on 1 ja lisäksi C_{in} on 1:

$$C_{out} = (A \cdot B) + (C_{in} \cdot (A \oplus B))$$

Kun siirrytään yhden bitin laskennasta monibittisiin lukuihin, kuten 64-bittisiin sanoihin, yksinkertaisen kokosummainen rajoitteet tulevat vastaan. Esitellään N-bittinen summain, joka ottaa syötteenään kaksi N-bittistä lukua sekä muistibitin, ja tuottaa N-bittisen summan ja eteenpäin lähetettävän muistibitin. Seuraavaksi tutkitaan kahden eri N-bittisen summainen toimintaa, nimeltään ripple-carry summain ja carry-lookahead summain. [13]

Ripple-carry summain on yksinkertaisin tapa rakentaa N-bittinen summain. Siinä kytketään N kappaletta kokosummainia sarjaan. Tässä rakenteessa yhden kokosummainen tuottama muistibitti C_{out} lähetetään aina seuraavalle sarjaan kytketylle kokosummainelle sisääntuloksi C_{in} . Tämä on hyvä esimerkki modulaarisesta suunnittelusta, jossa samaa komponenttia käytetään toistuvasti monipuolistamaan piiriä. Alla olevassa kuvassa esitellään 32-bittisen ripple-carry summainen toimintaa. [13]



Kuva 9. 32-bittisen ripple-carry summainen toiminta. Kuva on lainattu D. M. Harrisin ja S. L. Harrisin kirjasta, *Digital design and computer architecture*.

Ripple-carry summainen ongelma on sen hitaus, kun bittimäärä N kasvaa. Esimerkiksi 32-bittisessä laskennassa viimeisen bitin summan S_{31} laskeminen riippuu muistibitistä C_{30} , joka riippuu muistibitistä C_{29} , ja niin edelleen aina ensimmäiseen muistibittiin asti. Muistibitin täytyy siis ”vyöryä” (eng. ripple) koko ketjun läpi oikealta vasemmalle. Summainen viive t_{ripple} kasvaa lineaarisesti bittien määrän suhteessa:

$$t_{ripple} = Nt_{FA}$$

Missä t_{FA} on yhden kokosummainen aiheuttama viive. Suurilla bittimäärillä tämä fysiikan asettama rajoite tekee laskennasta liian hidasta moderneille prosessoreille. [13]

Carry-lookahead summain ratkaisee viiveongelman. Sen sijaan, että muistibitin odotettaisiin kulkevan koko ketjun läpi, jaetaan summain lohkoihin, ja lasketaan logiikan avulla, tuleeko lohkoista ulos muistibitti. Esimerkiksi 32-bitin summain voidaan jakaa kahdeksaan 4-bitin lohkokoon. Muistibitin

ulostulo voidaan laskea heti, kun sisään tuleva muistibitti tiedetään. Tästä syystä summaimen nimi on ennakoiva (eng. lookahead). [13]

Ennakointiin carry-lookahead summain käyttää generointi (G) ja propagointi (P) signaaleja kuvailemaan, miten lohko tai sen sisällä oleva sarake määrittelee muistibitin ulostulon. Sarake i generoi muistibitin riippumatta edellisestä sarakkeesta. Tämä tapahtuu varmasti, jos molemmat syötebitit A ja B ovat 1:

$$G_i = A_i \cdot B_i$$

Sarake i propagoi saapuvan muistibitin C_{i-1} eteenpäin, jos vähintään toinen syötebiteistä on 1:

$$P_i = A_i + B_i$$

Näiden kahden signaalin avulla voimme muodostaa säännön sille, milloin sarake lähettää tai tuottaa muistibitin C_i seuraavaa vaihetta varten. Tämä voi tapahtua kahdessa eri tilanteessa:

1. Sarake generoi muistibitin itsenäisesti, eli $G_i = 1$.
2. Sarake propagoi edellisestä vaiheesta saapuvan muistibitin, eli siirtää sen eteenpäin. Tämän toteutumiseen täytyy olla $P_i = 1$ ja $C_{i-1} = 1$.

Matemaattisesti tämä logiikka voidaan ilmaista Boolean algebran avulla, yhdistämällä alkuperäinen kokosummaimen muistibitin yhtälö $(A_i B_i + C_{i-1}(A_i + B_i))$ uusiin termeihin. Näin minkä tahansa sarakkeen muistibitti C_i saadaan suoraan kaavasta:

$$C_i = G_i + (P_i \cdot C_{i-1})$$

Tämä kaava on merkittävä, sillä se mahdollistaa muistibitin laskemisen ilman, että täytyy odottaa hitaamman summausoperaation valmistumista. Kun tämä periaate laajennetaan useamman bitin lohkoihin, voidaan myöhempien bittien muistibitit laskea ennakoivasti suoraan alkuperäisistä syötteistä, mikä nopeuttaa laskentaa huomattavasti. N -bittisen carry-lookahead summaimen viive k -bittisillä lohkoilla on:

$$t_{CLA} = t_{pg} + t_{pg_block} + \left(\frac{N}{k} - 1\right) t_{ANDOR} + kt_{FA}$$

missä t_{pg} on yksittäisen generointi/propagointi portin (AND tai OR) viive P :n ja G :n tuottamiseen, t_{pg_block} on viive generointi/propagointi signaalien löytämiseen k -bittisillä lohkoilla, t_{ANDOR} on viive sisään tulevan ja ulos lähtevän muistibitin välillä AND/OR logiikan läpi k -bittisen lohkon sisällä, ja kt_{FA} on yksittäisen ripple-carry summaimen viive viimeisessä lohkoissa. [13]

Kun siirrytään suurempiin bittimääriin kuin 16, carry-lookahead summain on paljon nopeampi kuin ripple-carry summain. Tätä voidaan havainnollistaa laskemalla teoreettiset viiveet molemmille summaintyypeille olettaen, että yksittäisen loogisen portin viive on 100 pikosekuntia ja yhden kokosummainen (t_{FA}) viive on 300 pikosekuntia. Lasketaan viiveet käyttäen nykyaikaisten prosessorien 64-bitin sananpituutta. Ripple-carry summainen viive kasvaa suoraan bittimäärän suhteessa:

$$t_{ripple} = 64 \cdot 300 \text{ ps} = 19\,200 \text{ ps} = 19,2 \text{ ns}$$

Tämä lähes 20 nanosekunnin viive on nykyaikaiselle prosessorille aivan liian hidaskas. Verrataan tätä carry-lookahead summaimeen, joka on jaettu 4-bittisiin lohkoihin ($k = 4$). Käyttämällä arvoja $t_{pg} = 100 \text{ ps}$, $t_{pg_block} = 6 \cdot 100 \text{ ps} = 600 \text{ ps}$, $t_{AND_OR} = 2 \cdot 100 \text{ ps} = 200 \text{ ps}$, saadaan viiveeksi:

$$t_{CLA} = 100 \text{ ps} + 600 \text{ ps} + \left(\frac{64}{4} - 1\right) \cdot 200 \text{ ps} + (4 \cdot 300 \text{ ps}) = 4900 \text{ ps} = 4,9 \text{ ns}$$

Carry-lookahead summainen viive on siis 4,9 nanosekuntia, mikä on lähes neljä kertaa pienempi kuin ripple-carry summainen 19,2 nanosekunnin viive. Tämä esimerkki havainnollistaa, miksi pelkkä transistorien pienentäminen ei riitä suorituskyvyn kasvattamiseen, vaan se vaatii rinnalleen älykkäitä arkkitehtuuriratkaisuja, jotka ohittavat signaalin etenemisviiveen asettamia fyysisiä rajoitteita. [13]

Mikrosirujen suorituskyky ei riipu ainoastaan siitä, kuinka monta miljardia transistoria piilevälle on onnistuttu valmistamaan, vaan myös siitä kuinka tehokkaasti transistorit on organisoitu loogiseksi rakenteiksi. Kun binääriaritmetiikan säännöt, sähköfysiikan lait ja arkkitehtuurin innovaatiot yhdistyvät aritmeettisloogisessa yksikössä, syntyy se laskentateho, joka mahdollistaa kaiken nykyaikaisen tietotekniikan älypuhelimista tekoälypalvelimiin.

4 Yhteenveto

Tässä tutkielmassa on tarkasteltu mikrosirujen matkaa globaalissa arvoketjussa, laboratorioprosesseja ja digitaalista laskentaa yksittäisten bittien tasolla. Työn tarkoituksena oli avata mikrosirujen toiminnan “mustaa laatikkoa” ja selvittää, miten fyysinen rakenne mahdollistaa nykyaikaisen digitaalisen laskennan. Tutkielmassa asetettuihin tutkimuskysymyksiin vastaukset ovat seuraavat:

TK1: Miten mikrosirut valmistetaan?

Mikrosirujen valmistus on yksi ihmiskunnan monimutkaisimmista teknisistä ja taloudellisista prosesseista. Se jakautuu neljään päävaiheeseen: tutkimus- ja kehitystyöhön, sirujen suunnitteluun, kiekkojen valmistukseen sekä kokoamiseen ja testaukseen. Mikään yksittäinen valtio ei ole täysin omavarainen kärkikastin sirujen tuotannossa, vaan tuotanto nojaa globaaliin arvoketjuun, jossa korostuvat Yhdysvaltojen johtoasema suunnitteluohjelmistoissa, Taiwanin johtoasema laboratoriossa valmistamisessa ja Euroopan johtoasema litografialaitteiden tuotannossa [1], [2], [3]. Laboratoriotasolla valmistus perustuu erittäin puhtaan piikiekon kerroksittaiseen käsittelyyn, jossa litografian, etsauksen ja douppauksen avulla kiekkoon kaiverretaan miljardeja transistoreita [2], [7].

TK2: Miten mikrosirun fyysinen rakenne mahdollistaa digitaalisen laskennan?

Mikrosirun laskenta toteutuu hyödyntämällä puolijohteiden kykyä toimia sähköisinä kytkiminä. Transistorit, kuten moderni kolmiulotteinen FinFET-teknologia, säätelevät virran kulkua jännitteen avulla, mitä voidaan tarkastella abstraktiotasolla binäärijärjestelmän loogisilla tiloilla 1 ja 0 [9], [14]. Yhdistämällä NMOS- ja PMOS-transistoreita komplementaariseksi CMOS-kytkennäksi luodaan loogisia portteja, kuten NAND- ja NOR-portteja, jotka kykenevät suorittamaan yksinkertaisia loogisia operaatioita [8], [9]. Näistä porteista rakentuvat kokosummaimet ja edelleen aritmeettisloogiset yksiköt, jotka suorittavat varsinaisen binääriaritmetiikan vastaanottamalla bittijonoja ja suorittamalla laskutoimituksia niiden perusteella. Suorituskyky ei riipu vain transistorien koosta, vaan myös arkkitehtuuritason innovaatioista, kuten ennakoivasta carry-lookahead summaimesta, joka ohittaa fyysisten viiveiden asettamia rajoitteita [13].

Tämä tutkielma on kattanut mikrosirun perusrakenteen ja valmistuksen, mutta ala kehittyy kiihvasta vauhtia. Jatkotutkimusta voisi tehdä vielä edistyneemmistä summaimista, jotka nopeuttavat laskentaa.

Mikrosiru on täydellinen esimerkki siitä, miten teoreettinen fysiikka, matematiikka ja insinööritaito kohtaavat. Mikrosiru ei ole passiivinen komponentti, joka toimii maagisesti, vaan aktiivinen moniulotteinen rakenne, jossa miljardit transistorit on synkronoitu toimimaan täydellisessä harmoniassa mahdollistaen nykyisen digitaalisen sivilisaatiomme perustan.

Lähdeluettelo

- [1] C. Miller, *Chip war: the fight for the world's most critical technology*. London: Simon & Schuster UK, 2022.
- [2] H. Yeung, S. Huang, ja Y. Xing, "From Fabless to Fabs Everywhere? Semiconductor Global Value Chains in Transition", 2023, s. 132–187.
- [3] Center for Security and Emerging Technology, S. M. Khan, A. Mann, ja D. Peterson, "The Semiconductor Supply Chain: Assessing National Competitiveness", Center for Security and Emerging Technology, tammi 2021. doi: 10.51593/20190016.
- [4] H. Xiao, *Introduction to semiconductor manufacturing technology*, Second edition. teoksessa SPIE Press monograph ; PM220. Bellingham, Wash: SPIE, 2012. doi: 10.1117/3.924283.
- [5] R. F. Yanda, *Demystifying chipmaking*, 1st ed. Oxford: Newnes, 2005.
- [6] C. A. Mack, *Fundamental principles of optical lithography: the science of microfabrication*, 2nd ed. Chichester, West Sussex, England ; Wiley, 2007.
- [7] M. Sahrling, *Layout techniques for integrated circuit designers*, 1st ed. Norwood, MA: Artech House, 2022.
- [8] K. H. Yeap ja J. Sayago, *Integrated circuits/microchips*. London: IntechOpen, 2020.
- [9] J.-P. Deschamps, E. Valderrama, ja L. Terés, *Digital Systems*. Cham: Springer International Publishing, 2017. doi: 10.1007/978-3-319-41198-9.
- [10] F. Mo, C. E. Spano, Y. Ardesi, M. Ruo Roch, G. Piccinini, ja M. Vacca, "NS-GAAFET Compact Modeling: Technological Challenges in Sub-3-nm Circuit Performance", *Electronics*, vol. 12, nro 6, s. 1487, tammi 2023, doi: 10.3390/electronics12061487.
- [11] C. Bhargava ja G. M. Khanal, *Basic VLSI Design Technology - Technical Questions and Solutions*. River Publishers, 2020. Viitattu: 5. joulukuuta 2025. [Verkossa]. Saatavissa: <https://app-knovel-com.ezproxy.utu.fi:2443/kn/resources/kpBVLSIDT1/toc>
- [12] S. K. Pattnaik, U. Nanda, D. Nayak, S. R. Mohapatra, A. B. Nayak, ja A. Mallick, "Design and implementation of different types of full adders in ALU and leakage minimization", teoksessa *2017 International Conference on Trends in Electronics and Informatics (ICEI)*, touko 2017, s. 924–927. doi: 10.1109/ICOEI.2017.8300841.
- [13] D. M. Harris ja S. L. Harris, *Digital design and computer architecture*. Amsterdam Boston: Morgan Kaufmann Publishers, 2007.
- [14] G. Blanchet, B. Dupouy, ja G. Blanchet, *Computer Architecture*. Newark, UNITED STATES: John Wiley & Sons, Incorporated, 2012. Viitattu: 13. tammikuuta 2026. [Verkossa]. Saatavissa: <http://ebookcentral.proquest.com/lib/kutu/detail.action?docID=1117269>
- [15] D. A. Patterson ja J. L. Hennessy, *Computer Organization and Design - The Hardware/Software Interface (4th Edition)*. Elsevier, 2009. Viitattu: 15. tammikuuta 2026. [Verkossa]. Saatavissa: <https://app.knovel.com/kn/resources/kpCODTHSI3/toc>